

© 2005 年 5 月 1 日

④ 公開特許公報 (A) 昭63-293869

Int. Cl.:

H 01 L 23/50

識別記号

肌肉疼痛番号

Q-7735-5F

②公開 昭和63年(1988)11月30日

事實請求 未請求 発明の数 1 (全4頁)

取替明の名称 リードフレーム

④ 特 照 62-130180

出 处 第62(1987)5月26日

信 哥 大 矢 明 者 榮 兒

東京港区芝5丁目7番15号 日本電気アイシーマイコン
システム株式会社内

出品人 日本電気アイシーマイ
コンシステム株式会社

東京都港区芝5丁目7番15号

代理人 井理士 内原 吉

448

見明の名義

リードフレーム

はたけ屋敷の発展

アイランドと該アイランドを支持するアイランド支持片と前記アイランドの周辺に配置された複数のリード線と上下のフレーム間に通して前記リード線の端を通するタイバーとを一連にして区切る仕切部を、各々等長に施り高して等長数けられるリードフレームにおいて、前記アイランドと前記タイバーとの間に前記アイランド支持片を少なくとも二つ置けたことを特徴とするリードフレーム。

及明の浮城全展明

(産業上の利用分野)

本発明はリードフレームに関する。

(展覧の設置)

最近の半導体ICの高集積化と高運用に伴い、内部のICチップに内部インピーダンスの小さい駆動電圧を供給するリードフレームが要求されてきた。

第3図は従来のリードフレームの一例の平面図である。

リードフレーム11には、上下フレームP、及びP'。と仕切部13に区切られた同一パターンが金属帯に連続して複数個設けられている。

一組のパターンの中央には、アイランド12とそれを支持するために上下フレームF、及びF、とそれぞれに対応するアイランド12の二つの短辺1、に取付けられた二本のアイランド支持杆13、13、がある。

アイランド12の周辺には、リード値はiv、
shへshso、shsig、-shagが、アイランド文庫
方13、13に対して配置されている。

各リードは、 $10 \sim 1.40$ を割合で固定するために、それらと固定して上下フレームF、及びF、
層に導かれたタイバー14が左右に二つ並べられ

ている。

なお、アイランド支持片13は、接地端子である第1番目のリード線11と一体となって他のリード線に比べて高が広がっている。

一点接触に示すように、DIP形積層防止ICのIC側面部16の外部の全リード線11〜14は、積層防止工程後に露出されて、上下フレームP、P、と接触部15とリード線を露すタイバー14が切除されて外部ピンとなる。

一般に、リード線の番号は、第1番目のリード線11(1ピンともいう)の方向を示すインデックスノッチ18のある方から付けられている。

高圧電流の供給には角の端子が多く使用されて、ここで第1番目のリード線11が電流端子、また対角線上の第21番目のリード線111が接地端子となっている。

(発明が解決しようとする問題点)

前述した従来のリードフレームは、多数のリード線を平面配置するのでアイランド12から遠く角に近いリード線は短くなり、さらにアイラン

ド支持片に隣接する高圧電流又は接地端子のいずれか一つのリード線幅が短くなっているのも、高圧電流端子の内部寄生インダクタンスが大きくなり、高周波特性やノイズ耐性が悪化するという問題があった。

本発明の目的は、高周波特性やノイズ耐特性のよいDIP形積層防止ICに使用されるリードフレームを提供することにある。

(問題点を解決するための手段)

本発明のリードフレームは、アイランドと該アイランドを支持するアイランド支持片と前記アイランドの周辺に配置された多数のリード線と上下のフレーム間に通して前記リード線の端を導通するタイバーとを一端にして互切る接触部とが全周等速に回り通して露出せられるリードフレームにおいて、前記アイランドと前記タイバーとの間に前記アイランド支持片を少なくとも二つ設けて構成されている。

(実施例)

次に、本発明の実施例について図面を参照して

説明する。

第1図は本発明の一実施例の平面図である。

リードフレーム1は、第3図のリードフレーム11の二つの角端子のリード線11及び111とアイランド支持片13を、それぞれ第1図のリードフレーム1のリード線11及び111とアイランド支持片13に接続し、リード線の本数を40本から14本に減少した以外はほぼ同様である。

すなわちリードフレーム1には、上下のリードフレームP、及びP、と接触部15に区切られた同一パターンが全周等速に回り通して露出せられている。

一端のパターンの中央には、アイランド2が配置され、その周辺には、多数のリード線11〜14、111〜114が該アイランド2と点対称に配置されている。

各リード線を固定するために、それらと直交して上フレームP、及びP、間に通されたタイバー4が二つ設けられている。

アイランド2は、その二つの角通1、と左右二

つのタイバー4の間に設けられた二本のアイランド支持片3及び接地端子である第3番目のリード線11の内部共通と一体となって支持されている。

もう一方の高圧電流を供給する第1番目のリード線11は、接地端子111の内部リードの端と同様に、他の内部リードよりも端の広い構造となっている。

第2図は本発明のリードフレームを使用したDIP形積層防止ICの一部切欠き側面図である。

DIP形積層防止IC7は、アイランド2に配置されたICチップ8のボンディングパッド9とリード線11、111の内部リードの先端部を対応してボンディングワイヤで接続した後、IC側面部6で封止して、リード線の外部を露して、上下フレームP、P、。タイバー4及びアイランド支持片3を切除した構造となっている。

高圧電流の第1番目のリード線11の内部は、接地端子111と同様に幅が広いのでリード線

の寄生インダクタンスは小さい。

上述の実施例において、アイランド支持片3をアイランド2の両端1、のほかに中央に二本設けたが、アイランド2の両端、が両端の場合には二本以上設けてもよい。

(発明の効果)

以上説明したように本発明のリードフレームは、アイランド支持片をアイランドの両端とタイバーとの間に二つ以上設置することにより、従来のアイランド支持片が存在していた場所を用いて配線回路のリード線の幅を広くして内部の寄生インダクタンスを上げることが出来るので、高周波特性やノイズ耐量特性のよい、かつ簡便と端子接続の容易性のあるDIP形部品としてICが得られるという効果がある。

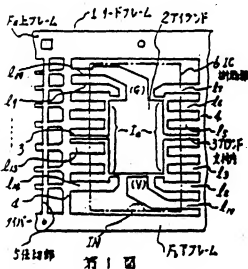
図面の簡単な説明

第1図は本発明の一実施例の平面図、第2図は第1図のリードフレームを使用した実装回路の一部等大の側面図、第3図は従来のリードフレーム

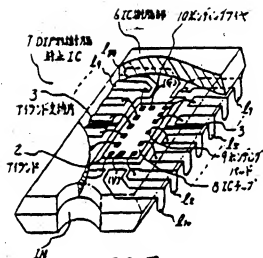
の一例の平面図である。

1—リードフレーム、F、F、—上、下フレーム、2—アイランド、3—アイランド支持片、4—タイバー、5—仕切部。

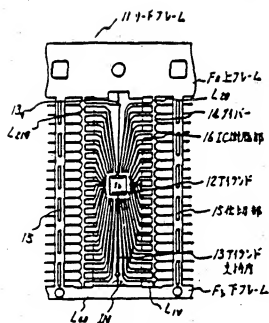
代理人 弁護士 内 藤



第1図



第2図



第 3 図